

6
И Н С Т И Т У Т
ЯДЕРНОЙ ФИЗИКИ СОАН С С С Р

ИЯФ 13-71

В.М.Аульченко, Ю.В.Коршунов, Г.Г.Мелехов,

В.И.Фоминых

ФУНКЦИОНАЛЬНЫЕ МОДУЛИ ЭЛЕКТРОНИКИ
ДЛЯ ЭКСПЕРИМЕНТОВ В ЯДЕРНОЙ ФИЗИКЕ

Новосибирск

1971

В.М.Аульченко, Ю.В.Коршунов, Г.Г.Мелехов, В.И.Фоминых

**ФУНКЦИОНАЛЬНЫЕ МОДУЛИ ЭЛЕКТРОНИКИ
ДЛЯ ЭКСПЕРИМЕНТОВ В ЯДЕРНОЙ ФИЗИКЕ**

АННОТАЦИЯ

Описана система функциональных модулей электроники для физических экспериментов. Приводятся краткие описания и принципиальные схемы логических и линейных модулей.

При проведении экспериментов на ускорителях в настоящее время широко используется регистрирующая аппаратура в виде системы модулей, позволяющей быстро собрать логическую схему эксперимента. Ниже описана система логических и линейных модулей, разработанная для экспериментов на встречных электрон-позитронных пучках с учётом опыта эксплуатации использовавшихся ранее для этой цели блоков / 1 /.

Конструктивно модули выполнены в виде сменных блоков стандартной стойки. Размер передней панели блока 60 x 238 мм. В каждом модуле размещается от одной до четырех одинаковых независимых схем.

Все модули имеют входное сопротивление 50 ом (модули с высокоомным "мостовым" входом предусматривают наличие наружного согласующего сопротивления). На логические модули (кроме дискриминаторов) должны поступать только логические импульсы, представляющие собой прямоугольные импульсы тока отрицательной полярности амплитудой 14 ± 2 ма (700 ± 100 мв на сопротивлении 50 ом). Кроме логических импульсов большинство модулей имеют выход дополнительного логического импульса, обратного логическому (на сопротивлении 50 ом напряжение нуля равно -700 ± 100 мв, напряжение единицы равно нулю). Длительность логического импульса равна 20 ± 2 нсек, кроме случаев, когда длительность несет временную информацию (разрешающее время схемы совпадений, ширина ворот и т.п.). Дополнительный логический импульс по своим временным параметрам жестко связан с соответствующим логическим импульсом.

Чувствительность входных цепей всех логических схем устанавливается в пределах 300 - 450 мв, что обеспечивает их четкую работу от логических импульсов.

Практика выпуска первой серии из блоков различных наименований показала, что при правильном монтаже не требуется много времени на настройку и проверку, а требуемые параметры получают без специального подбора деталей (за исключением некоторых узлов линейных схем).

Дискриминаторы

Дискриминаторы преобразуют импульсы с анода ф.э.у. или любые другие отрицательные импульсы в логические импульсы необходимой длительности. Ниже описаны два типа дискриминаторов, входящих в систему модулей.

Дискриминатор с фиксированным порогом срабатывания (рис.1) имеет очень простую схему и практически не требует настройки после изготовления. Во входной части схемы используется принцип следающего порога /2/. Чувствительность схемы подстраивается потенциометром R_1 в пределах 0,17 - 0,25 в, длительность входных импульсов от 3 нсек до 50 нсек. Собственный сдвиг от амплитуды в диапазоне входных сигналов 0,3 - 10в не превышает 1,5 нсек, быстродействие схемы не менее 14 Мгц. На выходе схемы формируются два стандартных логических импульса (ВЫХОД Л) и дополнительный логический импульс (ВЫХОД \bar{L}) с фронтами не более 3 нсек.

Другой дискриминатор (рис.2) позволяет регулировать порог срабатывания с помощью многооборотного потенциометра в пределах от 50 до 550 мв. Линейность шкалы не хуже 5%. Собственный сдвиг выходного импульса дискриминатора от амплитуды не превышает 1,5 нсек в диапазоне входных сигналов 0,2 - 10в при пороге 100 мв. Максимальная частота повторений входного импульса 25Мгц. Температурная нестабильность чувствительности 0,2 мв/град.

В качестве порогового элемента в дискриминаторе используется туннельный диод ТД2, установленный в низковольтное состояние. Входной сигнал, превышающий порог, переключает ТД2 в высоковольтное состояние, а тот в свою очередь переключает токовые ключи Т4-Т5, Т6-Т7 и Т10-Т11.

При переключении ключа Т6-Т7 срабатывает диод ТД1, переключаются ключи Т8-Т9 и Т2-Т3 и туннельный диод ТД2 отключается от входных сигналов. Теперь входной сигнал через Т1 и Т2 подается на ТД1, поддерживая его в высоковольтном состоянии.

После срабатывания ключа Т10-Т11 срабатывает диод ТД3, формирующий длительность выходного логического импульса. Эта длительность равна учетверенному времени прохождения сигнала по

формирующему кабелю, мертвое время схемы формирования около нуля / 3 /. Выходной импульс через триод Т16 и ключи Т17-Т18, Т8-Т9 подается на ключ Т2-Т3 и отключает пороговый ТД2 от входных сигналов на время равное длительности выходного импульса.

Таким образом, пороговый туннельный диод ТД2 после срабатывания оказывается отключенным от входных сигналов на время длительности входного и выходного импульсов. Такая суммарная блокировка нужна для того, чтобы исключить повторные срабатывания и влияние входных сигналов на длительность выходного импульса. Диод ТД2 после отключения возвращается в исходное состояние за время, равное времени срабатывания ключей Т4-Т5 и Т6-Т7, а диод ТД1 - после окончания входного и выходного сигналов.

Схема блокировки может также управляться внешним импульсом, подаваемым на базу триода Т17. При подаче логического импульса реализуется режим антисовпадений, а при подаче дополнительного логического импульса - режим совпадений.

Схемы совпадений

Двухкратная схема совпадений (рис.3) работает от логических импульсов, причём разрешающее время схемы равно сумме длительностей импульсов, подаваемых на входы. Любой из входов можно выключить соответствующим тумблером, тогда оставшийся канал будет работать в режиме пропускания. При подаче дополнительного логического импульса на любой из каналов последний превращается в канал запрета и схема работает в режиме антисовпадений.

В качестве элемента совпадений в схеме использован токовый переключатель, одним плечом которого являются нормально открытые транзисторы Т2 и Т4, а другим - транзистор Т5, который открывается только в случае одновременного закрывания Т2 и Т4.

На выходе схемы формируется логический импульс, по длительности примерно равный времени перекрытия входных импульсов (ВЫХОД И), с мертвым временем около нуля, а также стандартные логические и дополнительный логический импульсы (ВЫХОДЫ Л и \bar{L}) длительностью 20 ± 2 нсек и мертвым временем не более 50 нсек. Передние фронты импульсов не более 3 нсек, задние не более 6 нсек.

Минимальное разрешающее время схемы не более 8 нсек.

Четырехкратная схема совпадений (рис.4) аналогична предыдущей, только имеет на выходе разветвитель логического импульса. Кратность схемы можно менять от 1 до 4 с помощью выключателей каналов.

Логический смеситель и разветвитель

Смеситель логических импульсов (рис.5) представляет собой токовый переключатель, аналогичный схеме совпадений, только в отличие от последней входные транзисторы находятся в закрытом состоянии. Схема имеет четыре независимых входа и двоякий выход логического импульса, длительность которого соответствует входным импульсам.

Логический разветвитель (рис.6) разветвляет логический или дополнительный логический импульс на четыре независимых канала. Схема представляет собой четыре идентичных канала, каждый состоит из эмиттерного повторителя и двух токовых переключателей.

Минимальная длительность импульсов на входе смесителя и разветвителя 5 нсек, фронты выходных импульсов не более 4 нсек, мертвое время около нуля.

Формирователи импульсов

В систему логических модулей входит ряд формирователей импульсов, преобразующих стандартные логические импульсы в логические импульсы со специальными параметрами или в импульсы для связи с приборами и системами старых выпусков. В данной статье приводится описание трех схем таких формирователей.

Формирователь импульсов фиксированной длительности (рис.7) формирует логические и дополнительные логические импульсы, длительность которых устанавливается переключателем, имеющим пять положений: 0,05 - 0,1 - 0,2 - 0,5 - 1,0 мксек с точностью 10%. Эти импульсы могут использоваться для управления схемами пропуска и т.д. Особенностью схемы является использование формирователя продлевающего типа, в котором длительность выходного импульса определяется временем разряда формирующей емкости, заряжаемой до максимального напряжения каждым проходящим на вход схемы импульсом. Поэтому, если входной импульс приходит в момент, ког-

да на выходе еще не кончился импульс от предыдущего запуска, выходной импульс соответственно продлевается / 1 /. Эта схема, в частности, используется на установке со встречными электрон-позитронными пучками, где система регистрации закрыта от космического излучения большим спинтилляционным счетчиком /4, 5/, запускающим схему антисовпадений. Для эффективной работы канала антисовпадений необходимо, чтобы формирователь импульса антисовпадений имел минимальное мертвое время по входу при выходном импульсе достаточной длительности (порядка 100 нсек). Запуск этой схемы осуществляется дискриминатором с малым мертвым временем.

Формирователь имеет высокоомный "мостовой" вход, позволяющий соединять параллельно несколько схем и запускать их одним импульсом. Максимальная частота повторений входного импульса 30 Мгц.

Формирователь с фиксированным мертвым временем (рис.8) пропускает логические импульсы без изменения их длительности, но после окончания пропускаемого импульса имеет фиксированное мертвое время 0,5 - 1 - 2 - 5 - 10 мксек с точностью 10%, устанавливаемое переключателем. Вход формирователя высокоомный, как у предыдущей схемы, минимальная длительность пропускаемого импульса порядка 6 нсек, выходные логические и дополнительные логические импульсы имеют фронты не более 4 нсек.

Канал пропускания представляет собой два токовых переключателя на транзисторах Т1, 2, 3, 4, причём входной переключатель может блокироваться напряжением с коллекторной нагрузки транзистора Т5 блокировочного токового переключателя. Импульс блокировки формируется на туннельном диоде Д1.

Во время прохождения импульса опрокидывается триггер Шмидта на диоде Д2, триод Т9 открывается и формирующая емкость формирователя продлевающего типа заряжается до максимального напряжения через диод Д3, оставаясь заряженной до окончания проходящего импульса. После его окончания диод Д2 возвращается в исходное положение, Т9 и Д3 закрываются и формирующая емкость разряжается, причём скорость разряда определяет длительность импульса блокировки в коллекторе Т12. Диод Д2 возвращается в

исходное состояние с некоторым запаздыванием, чтобы зарядный импульс имел достаточную длительность при очень коротких входных импульсах.

Для устранения самоблокировки схемы во время прохождения импульса диод Д1 в течение этого времени смещен в обратном направлении током коллектора триода Т1. После окончания проходящего импульса этот ток прекращается и Д1 перебрасывается на диффузионную ветвь током коллектора триода Т12.

Так как канал формирования блокировочного импульса не имеет мертвого времени, описанный формирователь может работать при максимальной частоте повторений входных импульсов не менее 30 Мгц.

Примером формирователя для связи с другими системами может служить формирователь импульсов запуска пересчетных схем ПС-100 (рис.9). Формирователь запускается логическими или дополнительными логическими импульсами длительностью от 5 до 500 нсек с максимальной загрузкой 2,5 Мгц и выдает отрицательные импульсы длительностью 300 нсек с амплитудой 6 вольт (на нагрузке 50 ом).

Линейные ворота

Линейные ворота (рис.10) предназначены для временной селекции импульсов любой формы и полярности и линейной их передачи. Входное сопротивление ворот 50 ом, выход токовый. Коэффициент передачи $0,92 \pm 0,02$ (при нагрузке 50 ом), интегральная нелинейность не более $\pm 1,5\%$ в диапазоне входных сигналов $\pm 1,7$ в. Ограничение выходного сигнала происходит на уровне ± 40 ма, максимальный входной сигнал ± 10 в. Пьедестал регулируется в диапазоне $\pm 0,6$ ма, нестабильность пьедестала не более ± 20 мка в температурном диапазоне от $+ 5$ до $+ 35$ градусов. Ворота управляются логическими или дополнительными логическими импульсами длительностью не менее 15 нсек.

Схема может работать в режиме "ТРАНЗИТ" с постоянно открытым каналом пропускания и в режиме "ВОРОТА", когда включается канал управления. Режим выбирается тумблером К2. При подаче на вход управления логического импульса пропускаются сиг-

налы, совпадающие с ним во времени, а при управлении дополнительным логическим импульсом наоборот, прохождение этих сигналов запрещается.

Функционально схема ворот разбивается на линейный пропускатель и ограничитель, составляющие канал пропускания, стабилизаторы, осуществляющие стабилизацию постоянных потенциалов на входе и выходе и схему управления. Последняя управляет состоянием диодов Д1-Д4. В режиме "ВОРОТА" диоды Д2 и Д4 закрыты, а диоды Д1 и Д3 открыты, поэтому при отсутствии импульса управления сигнал на выход ворот не поступает. В режиме "ТРАНЗИТ" состояние диодов меняется на обратное и входной сигнал проходит на выход.

Пьедестал на выходе схемы регулируется потенциометром Р2, выведенным на заднюю панель блока. Кнопка К1 ("ПЬЕДЕСТАЛ") при нажатии позволяет легко наблюдать пьедестал на осциллографе, т.к. в этом случае к пьедесталу, установленному потенциометром Р2, добавляется пьедестал $+ 1$ ма.

В случае необходимости импульс с выхода ворот может быть расширен с помощью интегратора / 1,6 /.

Линейные усилители

Ниже описаны две схемы усилителей импульсов любой формы. Входные сопротивления усилителей 50 ом.

Усилитель с регулируемым коэффициентом усиления (рис.11) усиливает импульсы отрицательной полярности. Коэффициент усиления, устанавливаемый переключателями, может быть равен 1, 4, 16, 64. При амплитуде выходного сигнала от 0 до 3 вольт интегральная нелинейность не превышает $\pm 2,5\%$. Время нарастания импульса на выходе при максимальном коэффициенте усиления не более 5 нсек.

Усилитель с постоянным коэффициентом усиления (рис.12) усиливает импульсы любой полярности амплитудой до 0,5в с коэффициентом усиления $4 \pm 5\%$ (на нагрузке 50 ом), при этом интегральная нелинейность не превышает $\pm 1,5\%$. Выходные импульсы ограничиваются на уровне ± 44 ма, максимальный входной сигнал ± 5 в. Время нарастания импульса на выходе не более 3,5 нсек.

Линейный сумматор и разветвитель

Линейные сумматор и разветвитель предназначены для линейного сложения двух импульсов или линейного разветвления на два выхода входных сигналов любой формы и полярности без потери амплитуды.

Линейный сумматор построен на основе усилителя с постоянным коэффициентом усиления, изменена лишь входная цепь (рис.13). Диапазон выходных сигналов ± 2 в (на сопротивлении 50 ом), коэффициент передачи в указанном диапазоне $1 \pm 5\%$ с отклонением от линейности не более $\pm 1,5\%$.

Линейный разветвитель (рис.14) имеет коэффициент передачи $1 \pm 10\%$ в диапазоне входных сигналов ± 2 в. Отклонение от линейности $\pm 2\%$. Максимальный входной сигнал 5в. Время нарастания не более 5 нсек.

Время - амплитудный конвертор

Время - амплитудный конвертор (рис.15) предназначен для преобразования наносекундных временных интервалов в импульсы соответствующей амплитуды.

Конвертор имеет 4 диапазона измеряемых времен: 40; 100; 300; 1000 нсек и один обзорный диапазон 5 мксек. Переключатель диапазонов расположен на передней панели.

На передней панели расположены три входа: "СТАРТ", "СТОП", "ВНЕШНЕЕ УПРАВЛЕНИЕ" и два выхода: рабочий и контрольный.

Конвертор работает по принципу "СТАРТ-СТОП" / 7 / . Схема состоит из формирователя стартового импульса: T_{10} , T_{11} , T_{12} , T_{13} , T_{15} , T_{18} , $TД_3$, $TД_4$ и формирователя стопового импульса: T_{46} , T_{47} , T_{48} , T_{51} , T_{52} , $TД_2$; формирователя импульса внешнего управления: T_1 , T_3 , T_5 , T_6 , T_7 , $TД_2$; ворот стартового импульса: T_{13} , D_1 , D_2 ; ворот стопового импульса: T_{24} , T_{37} , T_{38} , T_{39} , T_{40} , T_{49} , $TД_5$, D_3 , D_4 ; и вы-

ходного каскада с воротами: T_{20} , T_{21} , T_{23} , T_{34} , T_{35} . Интегрирующий элемент состоит из двух токовых ключей: T_8 , T_9 ,

T_{53} , T_{54} ; диодов D_5 , D_6 ; и интегрирующих ёмкостей C_{1-5} . Переключение диапазонов осуществляется переключением интегрирующих ёмкостей.

Ворота стартового канала управляются импульсом внешнего управления, ворота стопового канала управляются стартовым импульсом.

Схема имеет формирователь мертвого времени, равного 30 мксек, T_2 , T_4 , $TД_1$. Поэтому при частоте стартовых импульсов более 30 кгц, конвертор работает с просчётами, хотя характеристики его полностью сохраняются. Загрузки по стоповому каналу могут достигать 30 Мгц, т.к. стоповый импульс проходит только в присутствии стартового.

Если в диапазоне преобразования стоповый импульс отсутствует, то ворота стопового канала закрываются, и на выходе конвертора появляется импульс максимальной амплитуды.

Выходные ворота обеспечивают форму и длительность импульса, не зависящую от диапазона преобразования.

Конвертор имеет следующие характеристики:

Стартовый и стоповый импульсы логические, минимальная длительность 5 нсек.

Входы "СТАРТ", "СТОП" и "ВНЕШНЕЕ УПРАВЛЕНИЕ" потенциальные, входное сопротивление 50 ом.

Внешнее управление конвертором осуществляется логическим или дополнительным логическим импульсом. При подаче на вход логического импульса, конвертор запирается, при подаче дополнительного логического импульса - отпирается.

Для отпираания конвертора сигнал внешнего управления должен опережать стартовый импульс не менее чем на 5 нсек. Минимальная длительность импульса внешнего управления 15 нсек, максимальная не ограничивается.

Сигнал запирания может отставать от импульса "СТАРТ" не более чем на 10 нсек.

Выходной импульс конвертора токовый положительный, длительность 1,5 мксек, максимальная амплитуда 40 ма, но не более 4 в.

Задержка выходного импульса $(0,5 + T_{пр.})$ мксек, где $T_{пр}$ - диапазон преобразования.

Дифференциальная нелинейность не хуже 1,5 % на всех диапазонах преобразования.

Температурная нестабильность 60 нсек/град в интервале температур от $+5^{\circ}$ до $+35^{\circ}\text{C}$ на диапазонах 40 и 100 нсек, и 0,2% на градус от измеряемого времени на остальных диапазонах в том же температурном интервале.

В заключение авторы пользуются случаем поблагодарить П.П.Кругликова и В.С.Трошина за изготовление образцов серийных блоков.

Литература

1. В.М.Аульченко, Ю.В.Коршунов, Г.Г.Мелехов. Препринт ИЯФ, 6-70, Новосибирск, 1970.
2. B.Vojnović. Pros.Int.Symp.on Nuclear Elektroniks, Versailles, 1968, 59.
3. R.Van Zurk. Nucl. Instr. and Meth., 1967, 46, 125.
4. В.Л.Ауслендер, Г.И.Будкер, Е.В.Пахтусова и др. Ядерная физика, 1969, 9, 114.
5. В.Е.Балакин, Г.И.Будкер, Ю.В.Коршунов и др. Препринт ИЯФ, 327, Новосибирск, 1969.
6. В.М.Аульченко, Ю.В.Коршунов. Препринт ИЯФ, 264, Новосибирск, 1968.
7. Ю.К.Акимов, М.Н.Дражев, И.Ф.Колпаков, В.И.Рыкалин. Быстродействующая электроника для регистрации ядерных частиц. Атомиздат, Москва, 1970.

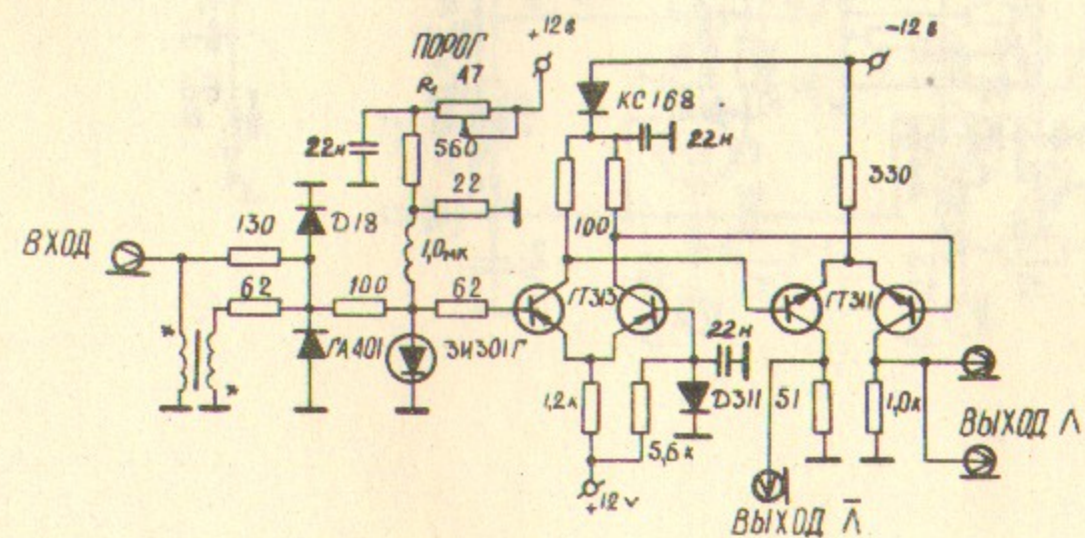


Рис.1. Дискриминатор.

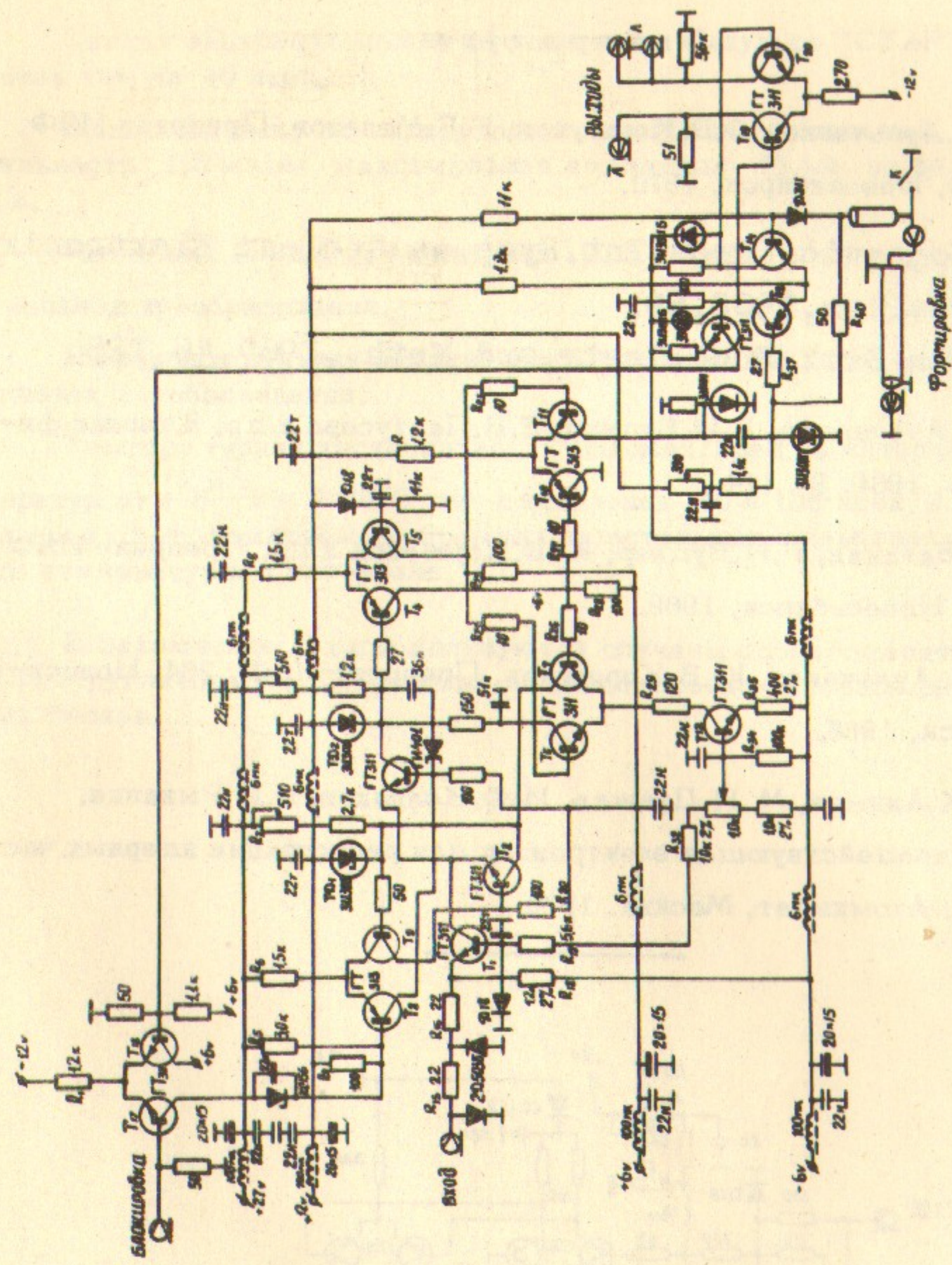


Рис. 2. Дискриминатор.

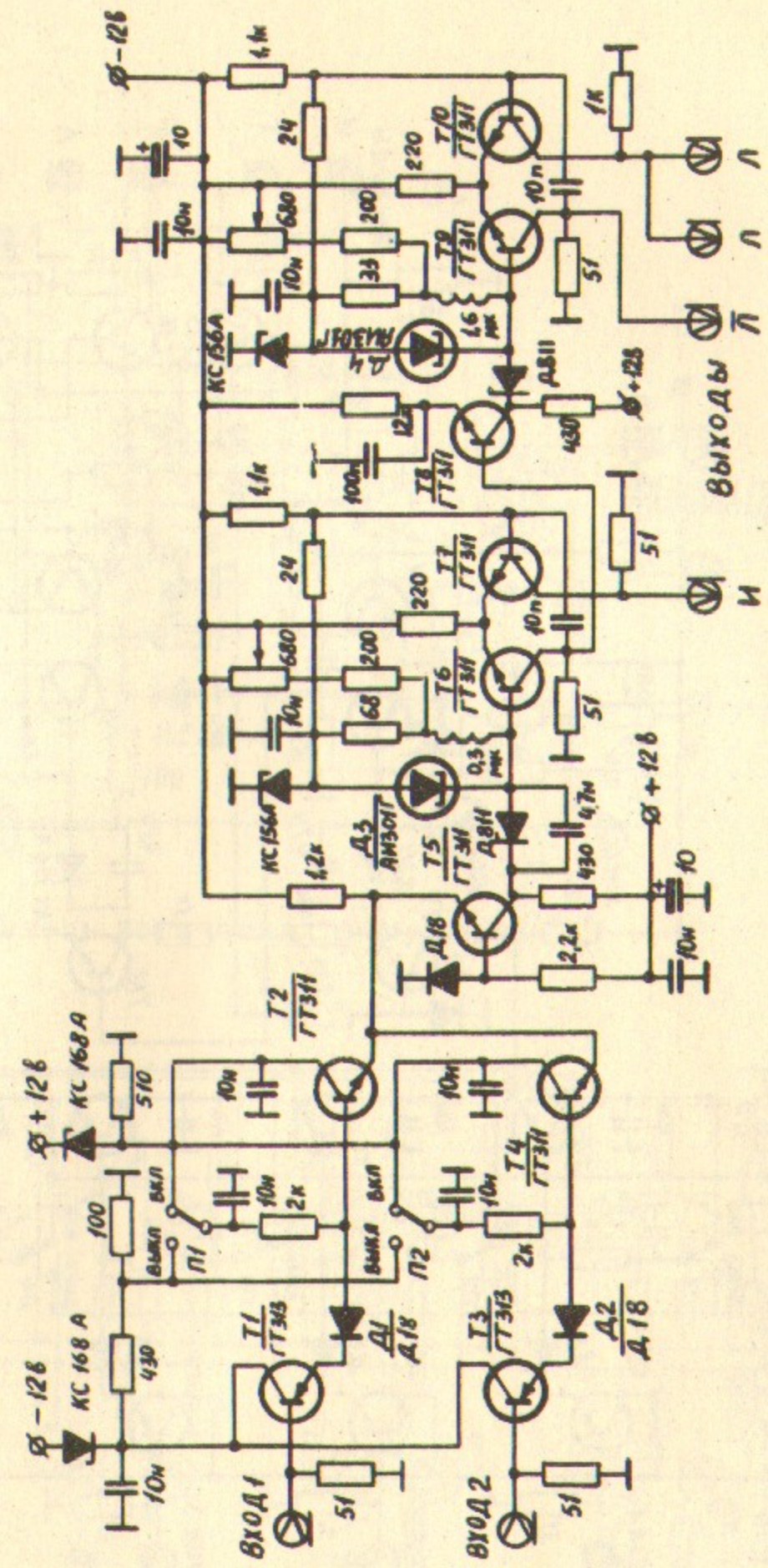


Рис. 3. Двухкратная схема совпадений

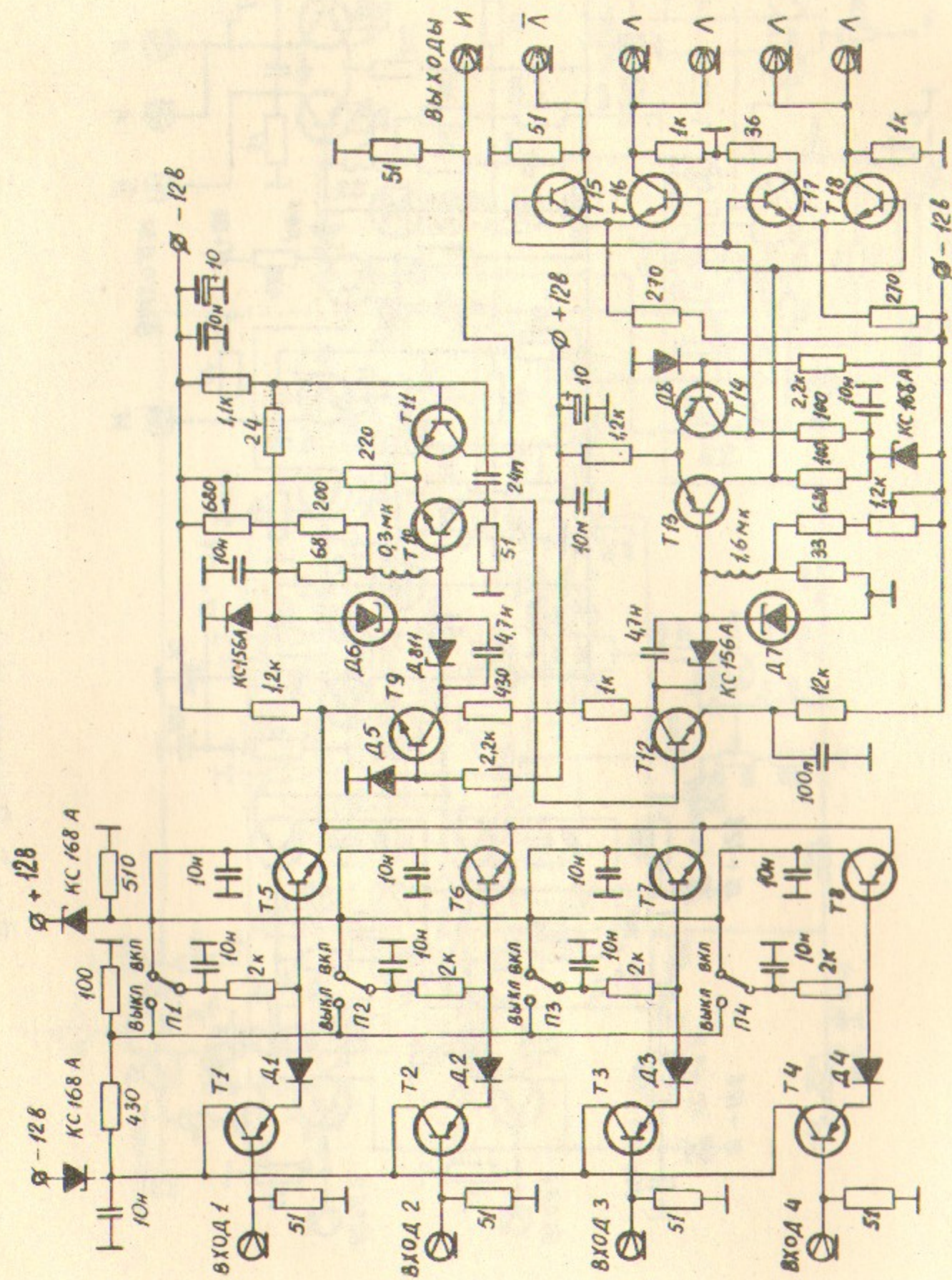


Рис.4. Четырехкратная схема совпадений.

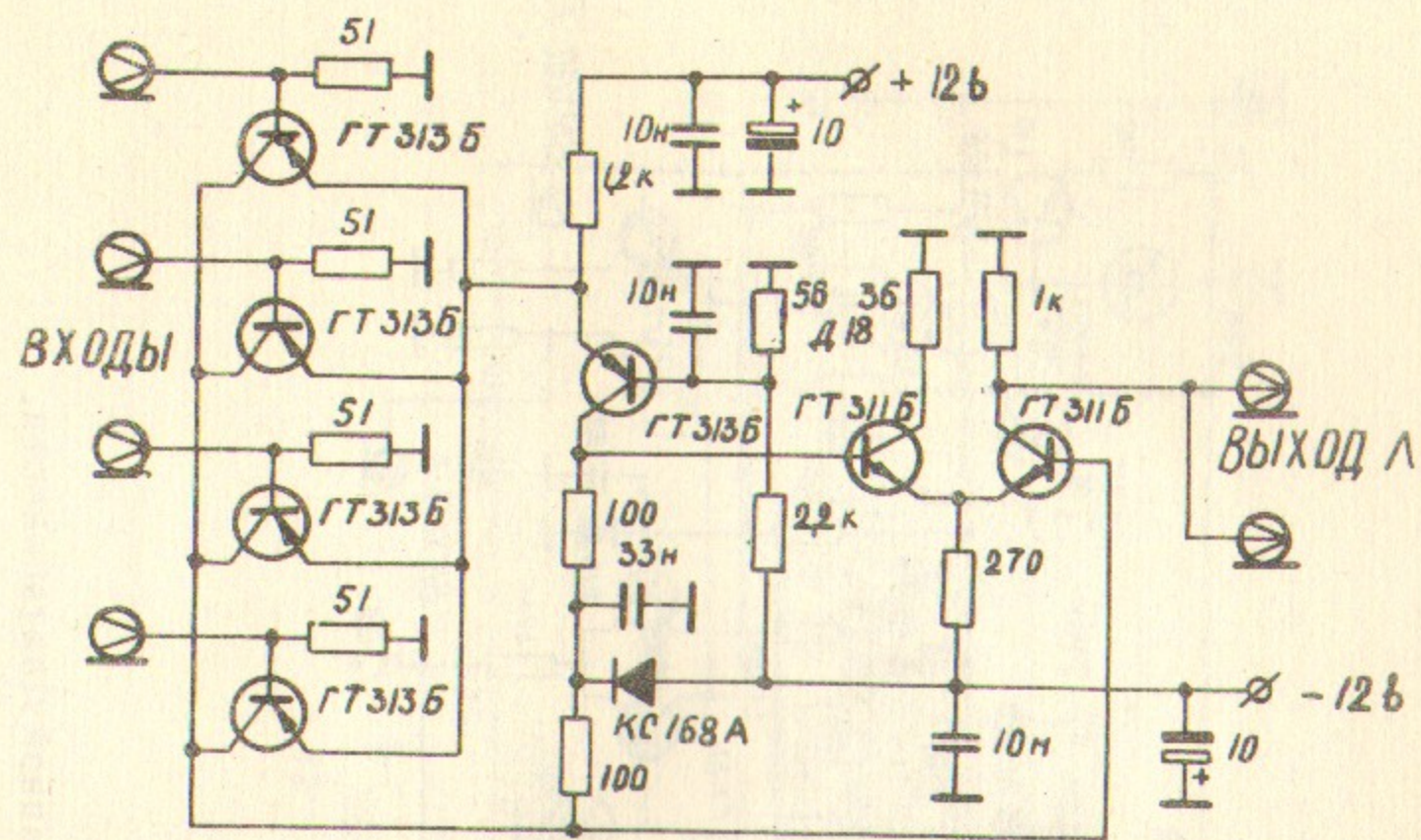


Рис.5. Смеситель логических импульсов.

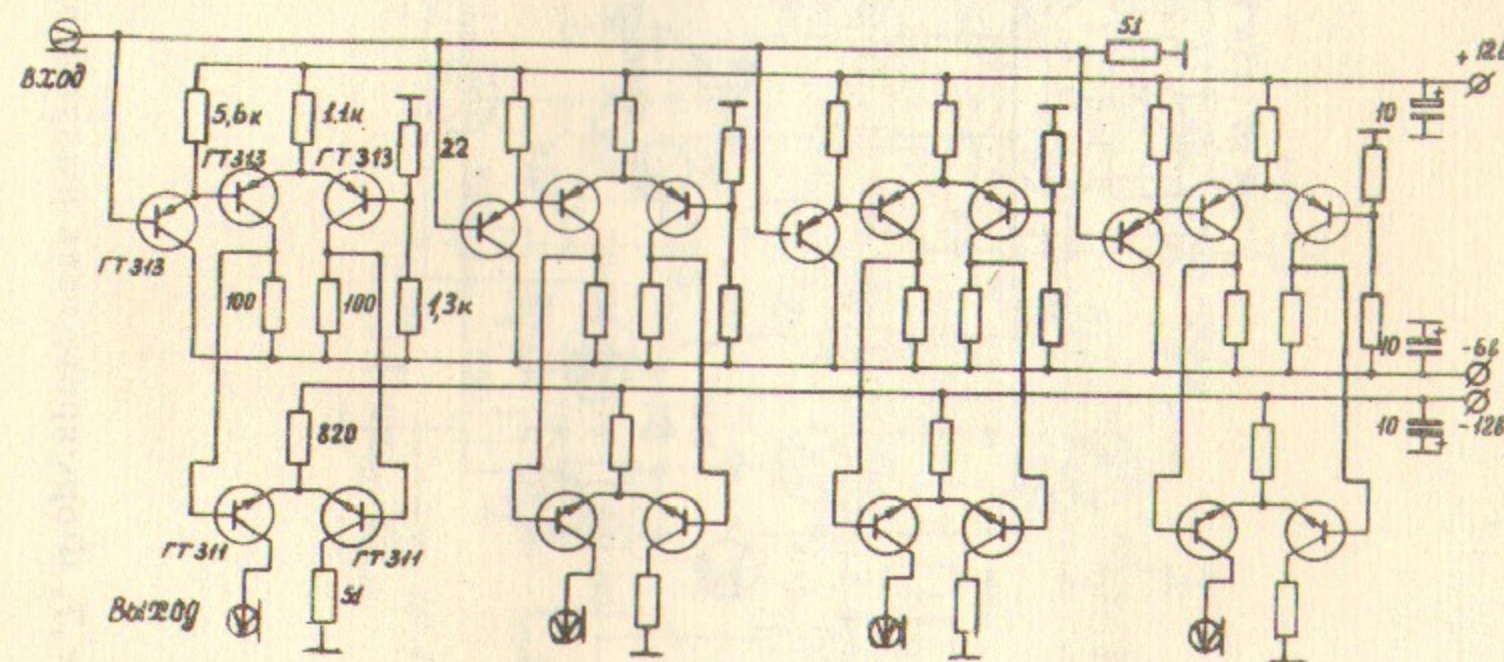


Рис.6. Разветвитель логических импульсов.

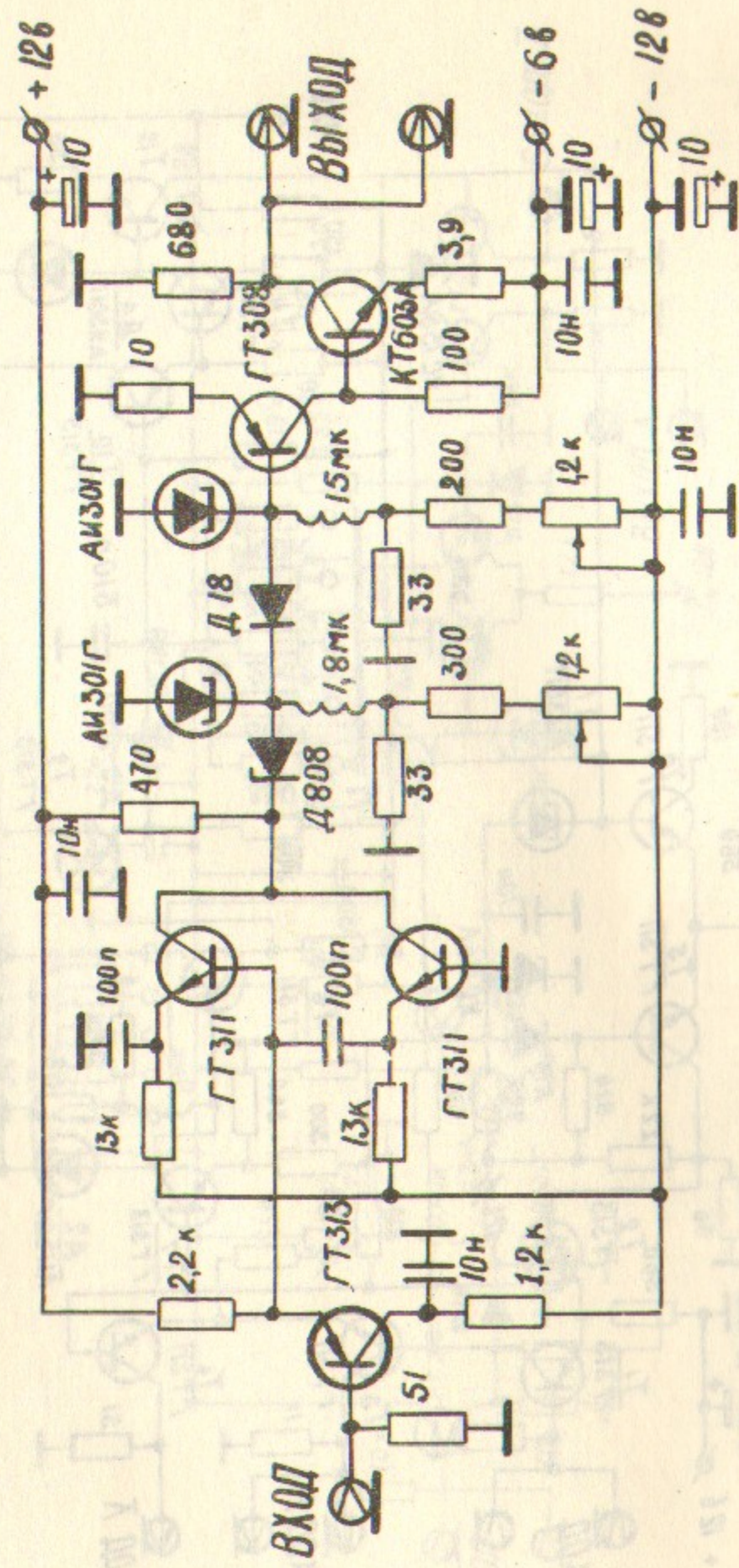


Рис. 9. Формирователь счётных импульсов.

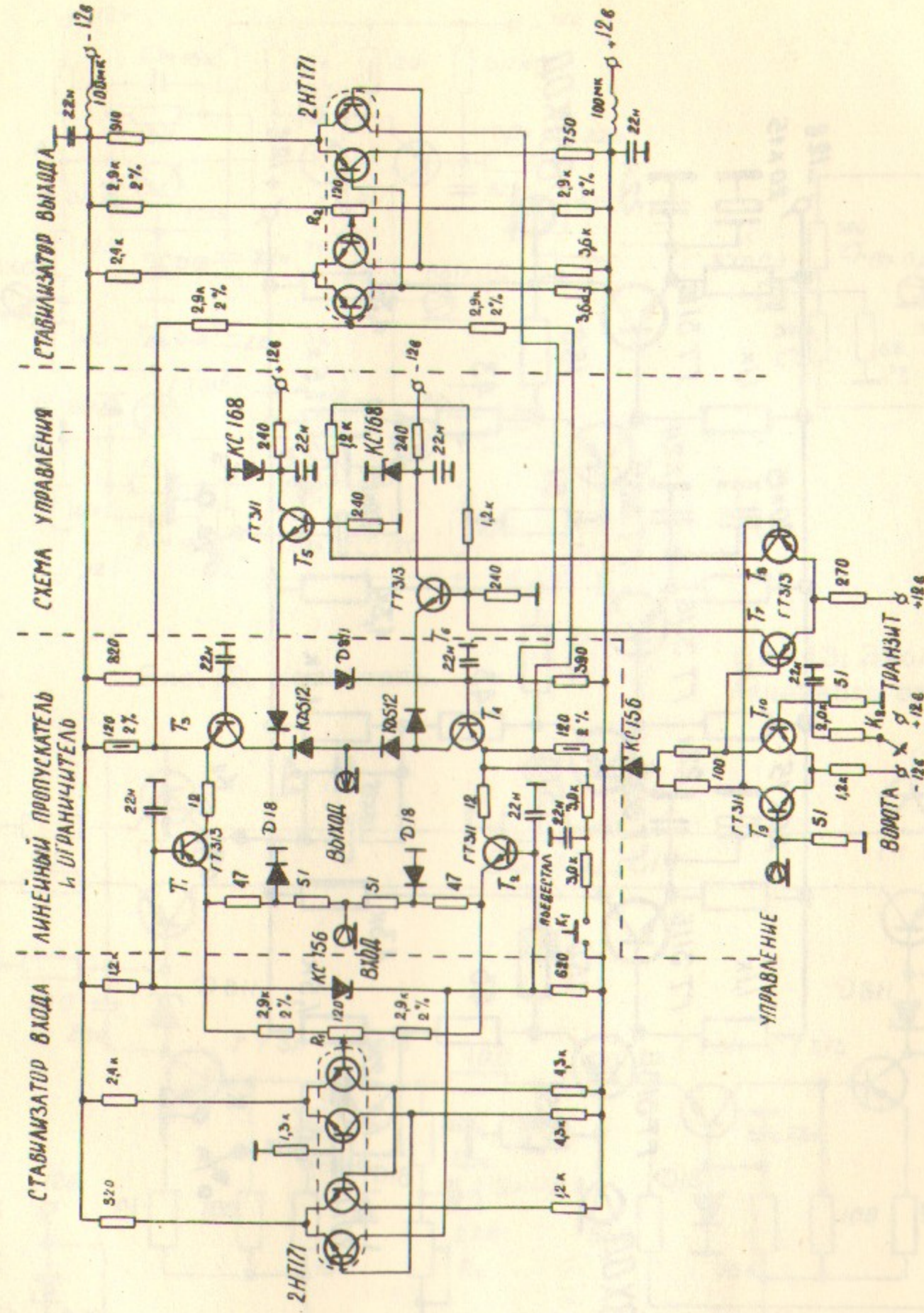


Рис. 10. Линейные ворота.

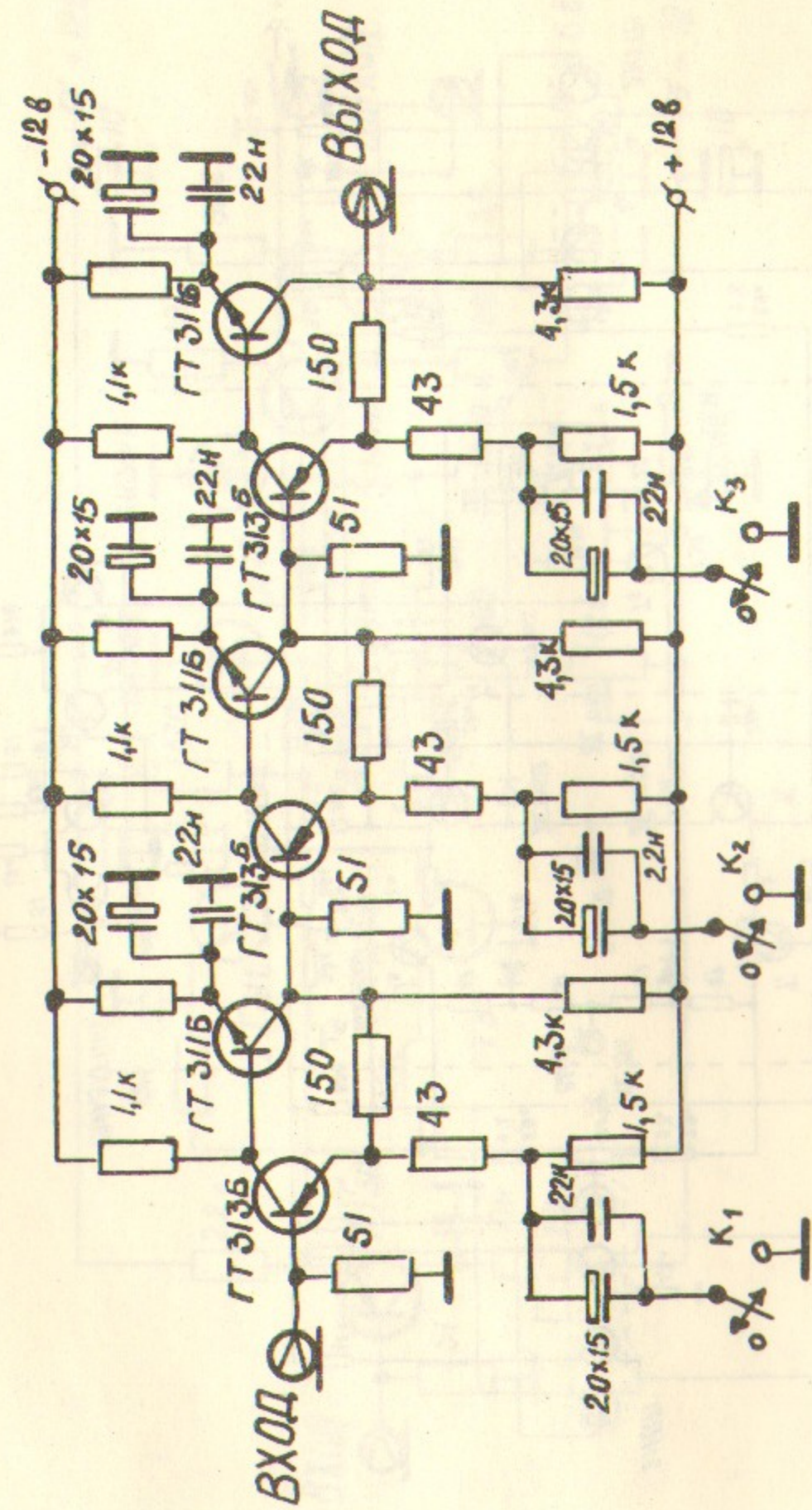


Рис.11. Усилитель с регулируемым коэффициентом усиления.

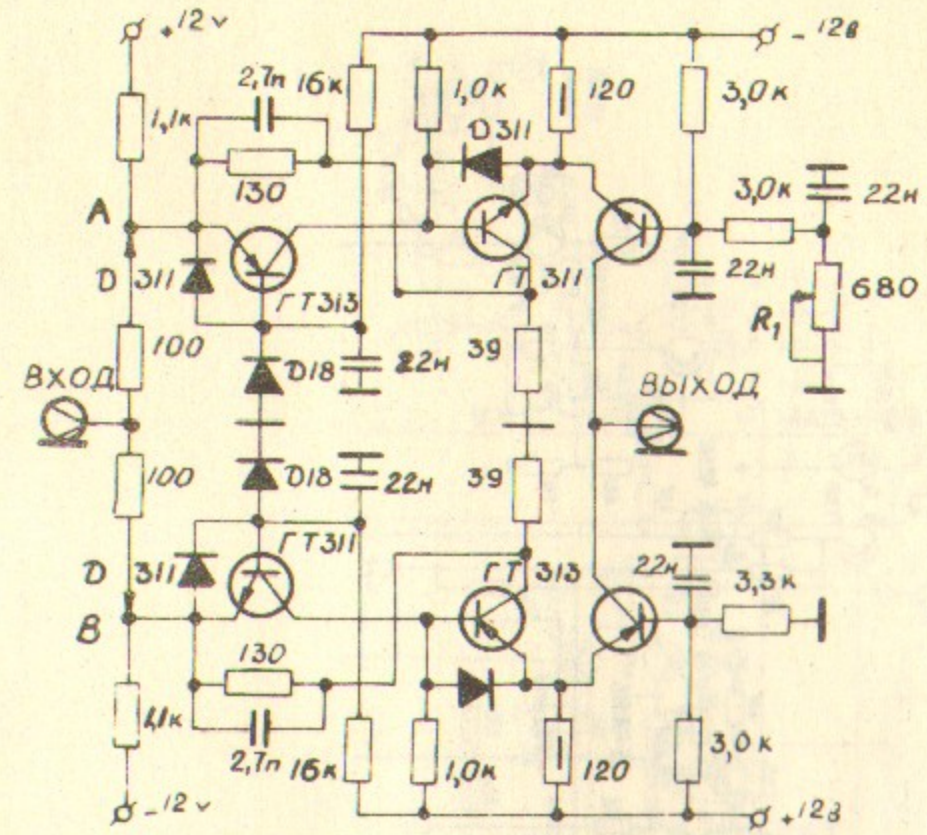


Рис.12. Усилитель.

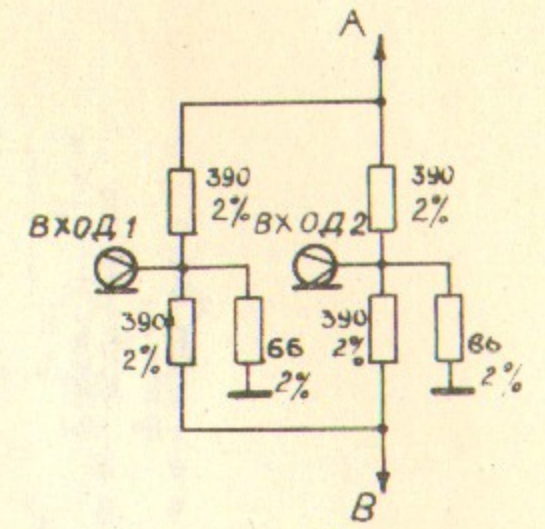


Рис.13. Входная цепь линейного сумматора

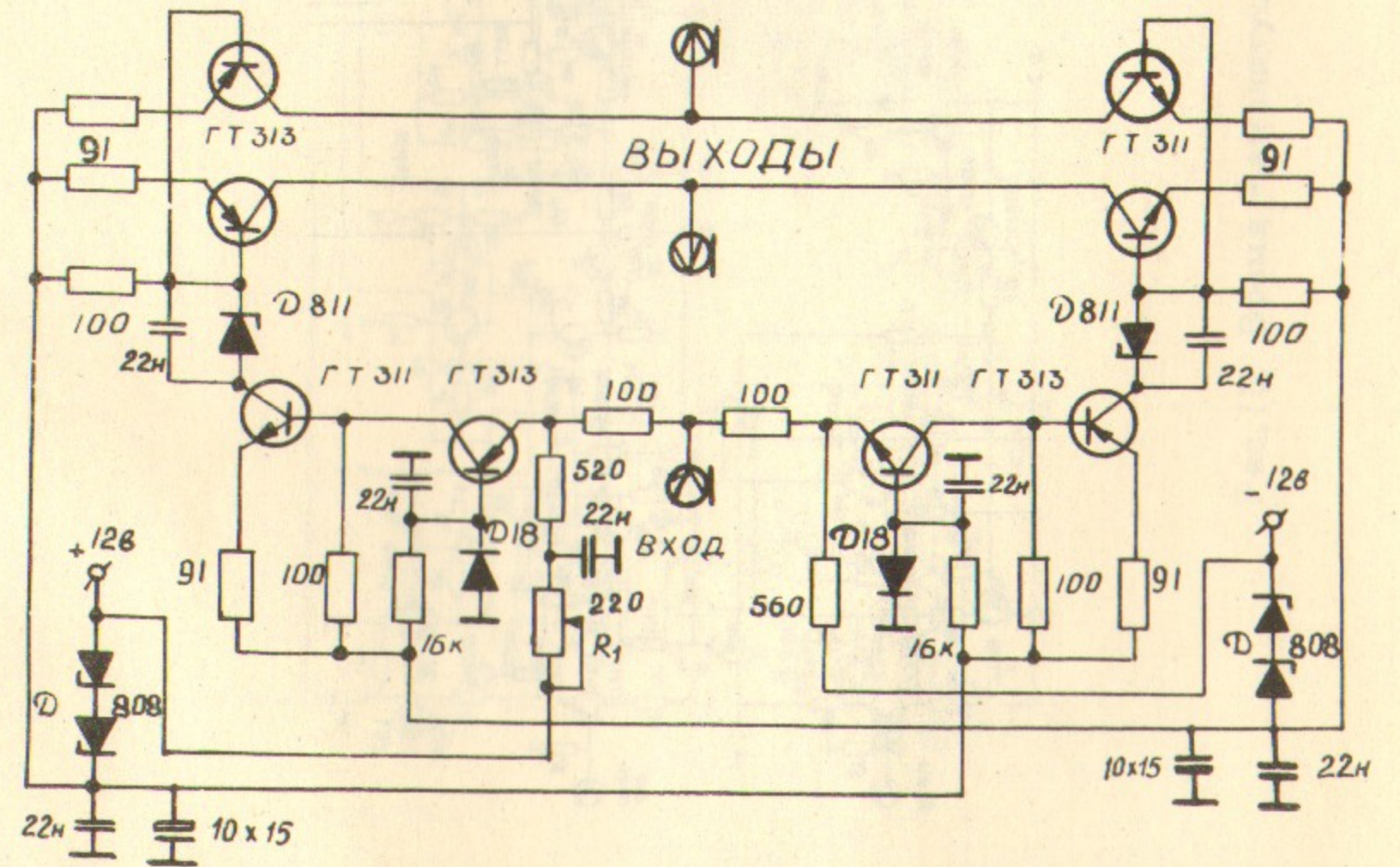


Рис.14. Линейный разветвитель.

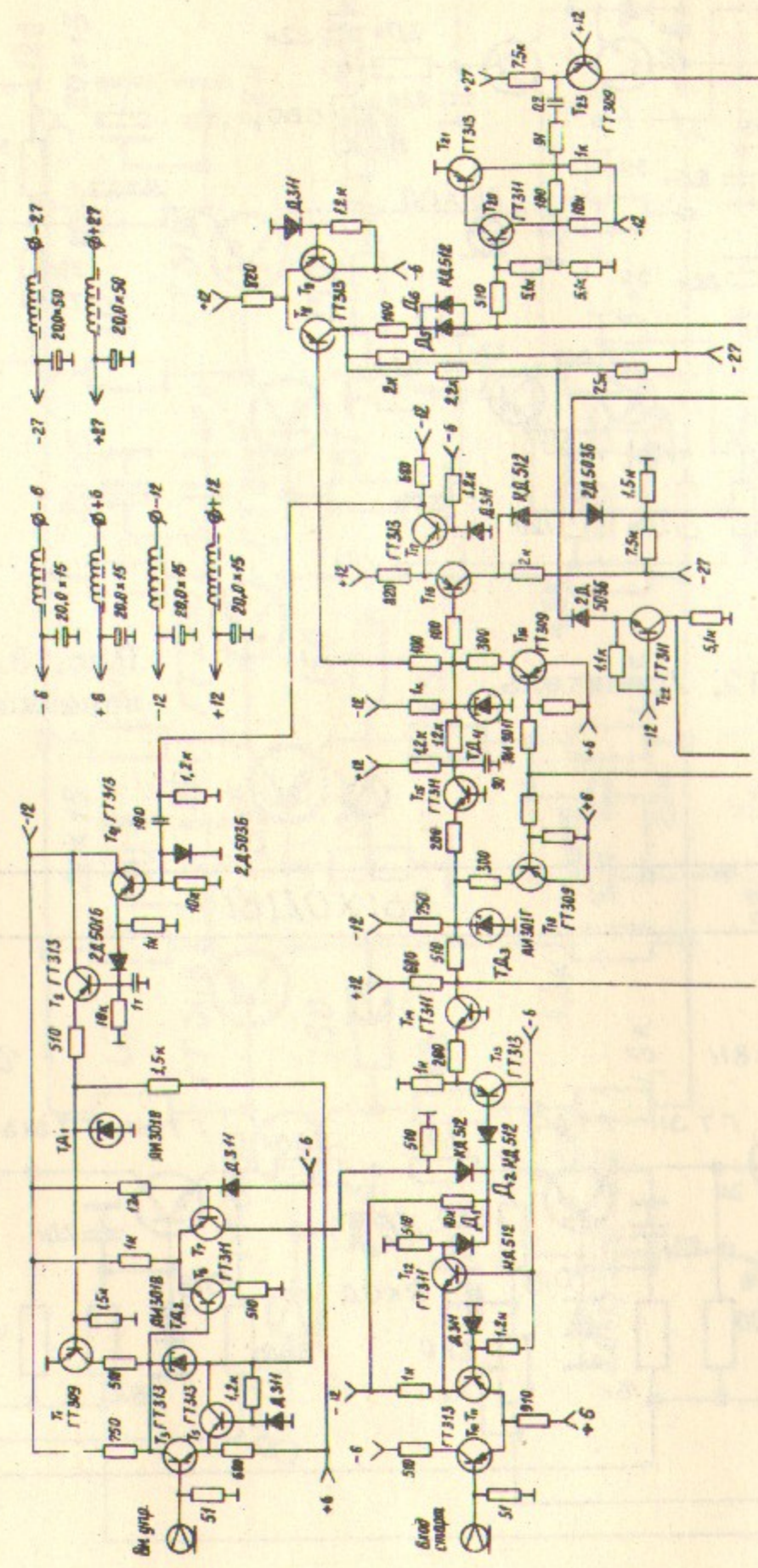
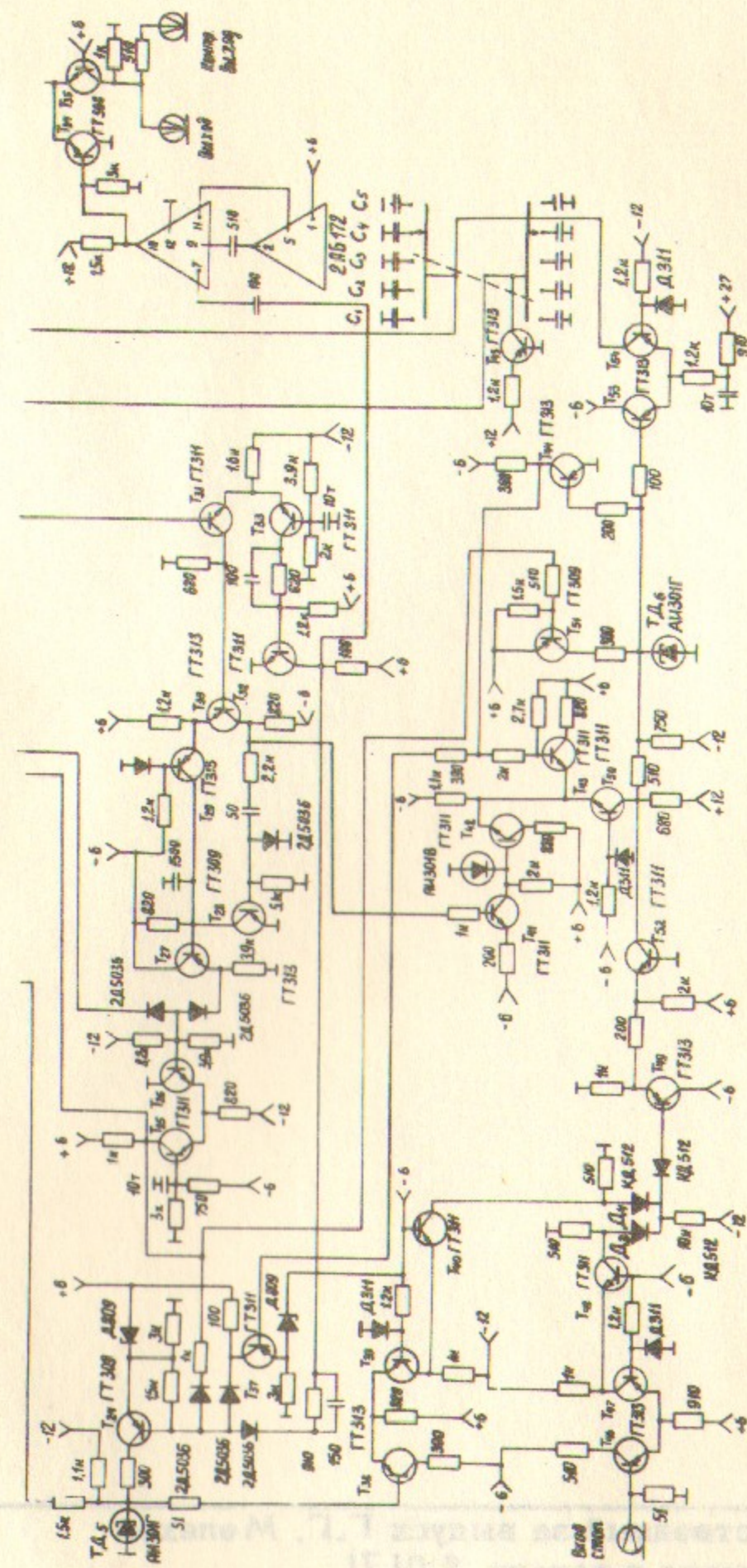
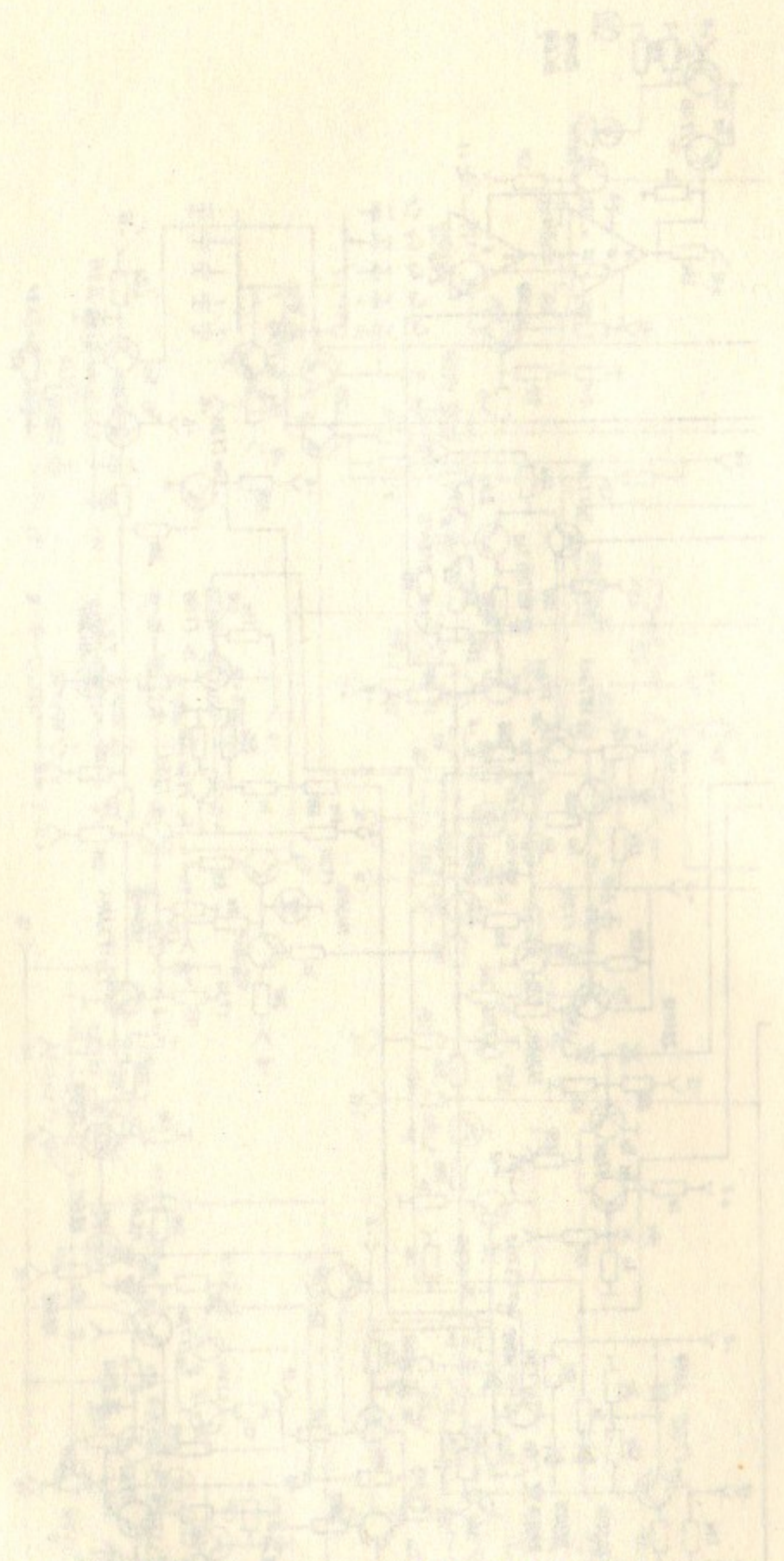


Рис.15. Время - амплитудный конвертор.



Блок-схема - электрическая схема



Ответственный за выпуск Г.Г. Мелехов

Подписано к печати 8.01.71.

Усл. /, / печ.л., тираж 200 экз. Бесплатно.

Заказ № 13 ПРЕПРИНТ.

Отпечатано на ротапринтере в ИЯФ СО АН СССР, нв.